

Docket # 4248

Phase commanded oscillator.

INV: G. Bergmann

Patent Number: EP0071918, B1
Publication date: 1983-02-16
Inventor(s): LEHMANN UWE DIPL-ING
Applicant(s): SIEMENS AG (DE)
Requested Patent: DE3130711
Application Number: EP19820106928 19820730
Priority Number(s): DE19813130711 19810803
IPC Classification: H03L7/10
EC Classification: H03L7/12
Equivalents:

Abstract

1. A phase-controlled oscillator having a phase discriminator (1), a loop filter (2) and a voltage-controlled oscillator (3) (PLL-loop) and having a latching arrangement, characterised in that there is provided an integrator (I) whose output voltage is coupled into the PLL-loop by means of a voltage adder (4) inserted between the loop filter (2) and the voltage-controlled oscillator (3), said integrator having two feedback paths to its input, controlled by a control logic (V) and alternately connected from a connection point in front of the voltage adder (4) and a connection point behind the voltage adder (4), each via a respective voltage analyser (II, III), and that the voltage analysers (II, III) consist of circuits which digitally analyse overshooting or undershooting of predetermined voltage values and store the information until the following overshooting of the limit value.

Data supplied from the esp@cenet database - I2

⑯ BUNDESREPUBLIK

DEUTSCHLAND



DEUTSCHES
PATENTAMT

AD
⑯ Patentschrift
⑯ DE 3130711 C2

Docket # 4248
INV.: G. Bergmann et al.

⑯ Int. Cl. 4:
H03L 7/10

⑯ Aktenzeichen: P 31 30 711 6-35
⑯ Anmeldestag: 3. 8. 81
⑯ Offenlegungstag: 17. 2. 83
⑯ Veröffentlichungstag der Patenterteilung: 23. 10. 86

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

⑯ Patentinhaber:

Siemens AG, 1000 Berlin und 8000 München, DE

⑯ Erfinder:

Lehmann, Uwe, Dipl.-Ing., 8060 Dachau, DE

⑯ Im Prüfungsverfahren entgegengeholtene Druckschriften nach § 44 PatG:

DE-AS 18 04 813
DE-OS 29 51 283
DE-OS 28 12 377
DE-OS 26 26 290
DE-OS 25 43 943
DE-OS 23 54 749
DE-OS 23 54 357
DE-OS 23 36 140
FR 22 80 238
US 40 23 114

US-Buch: Gardner, Phaselock Techniques, 2. Aufl. 1979, S. 79-84;
US-Z.: IEEE Transactions on Communications, Vol. COM-23, No. 11, Nov. 1979, S. 1198-1206;

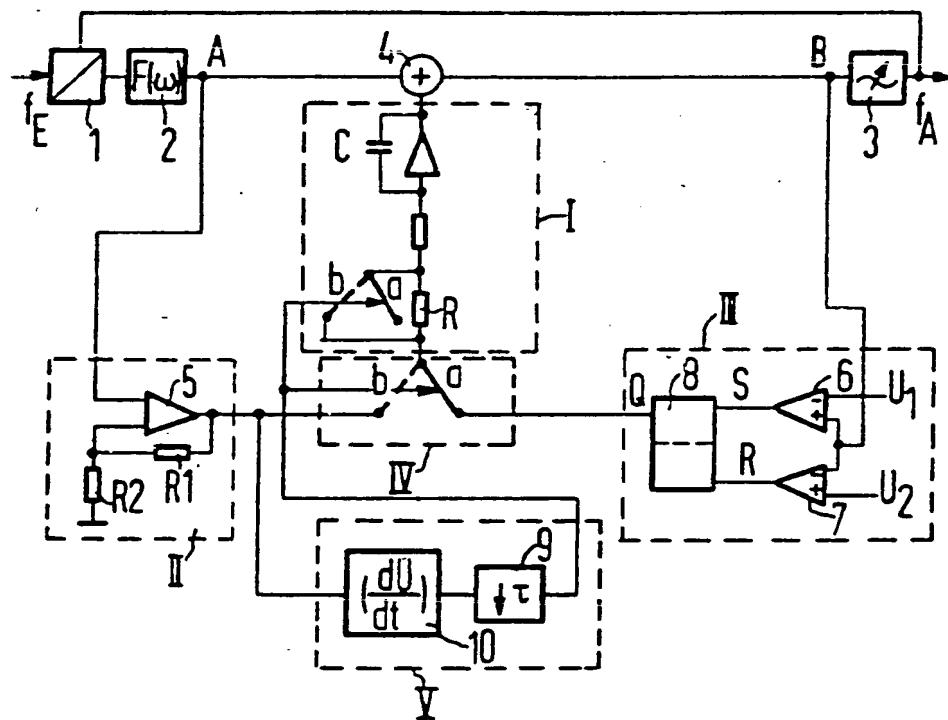
⑯ Phasengeregelter Oszillator

DE 3130711 C2

00000000000000000000000000000000
00000000000000000000000000000000
00000000000000000000000000000000

ZEICHNUNGEN BLATT 1

Nummer: 31 30 711
Int. Cl. 4: H 03 L 7/10
Veröffentlichungstag: 23. Oktober 1986



Patentansprüche:

1. Phasengeregelter Oszillator mit einem Phasendiskriminator, einem Schleifenfilter und einem spannungsgesteuerten Oszillator (*VCO*) und einer Fangeinrichtung, bei dem ein Integrator vorgesehen ist, dessen Ausgangsspannung über einen zwischen Schleifenfilter und spannungsgesteuerten Oszillator eingeschalteten Spannungssummiere in die Phasenregelschleife eingekoppelt wird, dadurch gekennzeichnet, daß der Integrator (I) zwei von einer Steuerlogik (*V*) gesteuerte, wechselweise anschaltbare Rückkopplungswege von einem Anschlußpunkt vor und hinter dem Spannungssummierer (4) über jeweils einen Spannungsauswerter (II, III) zu seinem Eingang aufweist, und daß die Spannungsauswerter (II, III) aus das Über- oder Unterschreiten von vorgegebenen Spannungswerten digital auswertenden und die Information bis zur folgenden Grenzwertüberschreitung speichernden Schaltungen bestehen.

2. Oszillator nach Anspruch 1, dadurch gekennzeichnet, daß der hinter dem Spannungssummierer (4) angeschlossene Spannungsauswerter (III) zum Suchen der Einrastfrequenz zwei Komparatoren (6, 7), deren einem Eingang jeweils eine von zwei Spannungen (*U*₁, *U*₂) mit vorgegebenem Grenzwert zugeführt wird, und ein den Komparatoren nachgeschalteten RS-Flip-Flop (8) enthält, das ausgangsseitig an den einen Anschluß (a) des Umschalters (IV) angeschlossen ist.

3. Oszillator nach Anspruch 2, dadurch gekennzeichnet, daß die Ausgangsspannung des Integrators (I) so bemessen ist, daß für jede mögliche Ausgangsspannung des Schleifenfilters (2) hinter dem Summierpunkt (4) die beiden Grenzspannungen (*U*₁, *U*₂) als Schaltspannungen der Komparatoren (6, 7) erreicht werden.

4. Oszillator nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß der vor dem Spannungssummierer (4) angeschlossene Spannungsauswerter (II) zum Halten des eingerasteten Zustandes einen Schmitt-Trigger (5) enthält, dessen Ausgang einerseits mit der Steuerlogik (*V*) und andererseits mit dem anderen Anschluß (b) des Umschalters (IV) verbunden ist.

5. Oszillator nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Frequenz der Sägezahnform aufweisenden Suchschwingung wesentlich kleiner ist als die Schleifenbandbreite.

Die Erfindung bezieht sich auf einen phasengeregelten Oszillator mit einem Phasendiskriminator, einem Schleifenfilter und einem spannungsgesteuerten Oszillator (*VCO*) und einer Fangeinrichtung, bei dem ein Integrator vorgesehen ist, dessen Ausgangsspannung über einen zwischen Schleifenfilter und spannungsgesteuerten Oszillator eingeschalteten Spannungssummiere in die Phasenregelschleife eingekoppelt wird. Ein solcher Oszillator ist aus der DE-OS 25 43 943 bekannt.

Ferner ist aus der DE-OS 28 12 377 ein ähnlicher Oszillator bekannt, bei dem am Ausgang des Schleifenfilters ein Schmitt-Trigger angeschaltet ist, dessen Ausgang über einen ohmschen Gegenkopplungswiderstand

mit dem Verbindungspunkt des ohmschen Widerstandes und des Kondensators des Schleifenfilters verbunden ist.

Bei phasengeregelten Oszillatoren mit Suchoszillatoren, die das Fangen von schmalbandigen Phasenregelschleifen in einem breiten Frequenzbereich ermöglichen, kann sich die Suchschwingung bei geschlossener Regelschleife um die Schiebenverstärkung verkleinern oder selbständig abschalten oder von einem Signal abgeschaltet werden, das durch einen zweiten Phasendiskriminator aus der Quadraturkomponente gewonnen wird, wie es beispielsweise bei Schaltungen in dem Buch »Phaselock Techniques« von F. M. Gardner vorgesehen ist.

Bei hohen Vergleichsfrequenzen wird der Schaltungsaufwand für eine Einrastkontrolle mit einem zweiten Phasendiskriminator beachtlich, da an beiden Phasendiskriminatoren definierte Amplituden und Phasenbeziehungen möglichst auch in einem großen Frequenzbereich eingestellt werden müssen.

Auch die Anwendung der üblichen Suchoszillatorschaltungen ist problematisch, da zwei gegensätzliche Anforderungen an die Schaltungsankopplung gestellt werden. Zum einen muß nämlich der Suchhub so groß sein, daß auch bei einem Spannungsoffset des Phasendiskriminators der Oszillator einwandfrei über den gewünschten Bereich gewobbelt wird. Zum anderen aber muß der Suchhub so klein sein, daß bei geschlossener Regelschleife die Wobbelschaltung den Arbeitspunkt des Phasendiskriminators nur wenig verändert. Da der Phasendiskriminatorarbeitspunkt bei PLL-Schaltungen 1. und 2. Ordnung auch ohne Wobbelschaltung durch temperaturabhängige Offsetspannungen des Phasendiskriminators, temperaturabhängige Frequenzschwankungen des Oszillators oder z. B. Änderung der Einangs frequenz schon meist großen Schwankungen unterworfen ist, wird die Dimensionierung der oben angeführten Suchoszillatorschaltungen sehr kritisch.

Der Erfindung liegt die Aufgabe zugrunde, für einen phasengeregelten Oszillator eine Lösung anzugeben, durch die die vorstehend genannten Schwierigkeiten in einfacher Weise behoben werden.

Diese Aufgabe wird bei einem phasengeregelten Oszillator der eingangs beschriebenen Art gemäß dem kennzeichnenden Teil des ersten Patentanspruchs in der Weise gelöst, daß der Integrator zwei von einer Steuerlogik gesteuerte, wechselweise anschaltbare Rückkopplungswege von einem Anschlußpunkt vor und hinter dem Spannungssummierer über jeweils einen Spannungsauswerter zu seinem Eingang aufweist, und daß die Spannungsauswerter aus das Über- oder Unterschreiten von vorgegebenen Spannungswerten digital auswertenden und die Information bis zur folgenden Grenzüberschreitung speichernden Schaltungen bestehen.

Vorteilhafte Ausgestaltungen und Weiterbildungen des Erfindungsgegenstandes sind in den Unteransprüchen angegeben.

Nachstehend wird die Erfindung anhand eines in der Zeichnung dargestellten Ausführungsbeispiels näher erläutert.

Die konventionelle PLL-Schaltung besteht aus dem Phasendiskriminator 1, dem Schleifenfilter 2 sowie dem spannungsgesteuerten Oszillator (VCO) 3.

In die PLL-Schleife ist zwischen dem Schleifenfilter 2 und dem spannungsgesteuerten Oszillator 3 ein Spannungssummiere 4 eingeschaltet, über den die Ausgangsspannung eines Integrators 1 (strichiert umran-

det) in die Phasenregelschleife eingekoppelt wird. Der Integrator I besitzt zwei Rückkopplungswege, die über einen elektronischen Schalter IV (strichliert umrandet) anschaltbar sind und an einen Anschlußpunkt A vor dem Spannungssummierer 4 und einen Anschlußpunkt B hinter dem Spannungssummierer 4 führen. In die beiden Rückkopplungswege ist jeweils ein Spannungsauswerte-
r 5 bzw. III (strichliert umrandet) eingeschaltet. Der Spannungsauswerte-
r II im Rückkopplungsweg zu dem Anschlußpunkt A vor dem Spannungssummierer 4 besteht aus einem Schmitt-Trigger 5, der über einen Widerstand R 1 auf einen Widerstand R 2 rückgekoppelt ist und dessen Ausgang mit dem einen Anschluß (strichlierte Schalterstellung b) des elektronischen Schalter IV verbunden ist.

Die im Rückkopplungsweg vom Anschlußpunkt B hinter dem Spannungssummierer 4 liegende Auswertschaltung III enthält zwei Komparatoren 6, 7, deren zweitem, nicht mit der PLL-Schleife verbundenen Eingang jeweils eine Bezugsspannung U_1 bzw. U_2 zugeführt wird. Die Ausgänge der Komparatoren 6, 7 sind an ein RS-Flip-Flop 8 angeschlossen, dessen Ausgang Q mit dem einen Anschluß (Schalterstellung a) des elektronischen Schalters IV verbunden ist.

Die Verbindung des Integratoreingangs über den elektronischen Schalter IV mit dem Auswerte-
r III für die Spannung hinter dem Spannungssummierer ermöglicht ein einwandfreies Suchen und die mit dem Spannungsauswerte-
r II vor dem Summierer ein Halten des eingerasteten Zustandes der Phasenregelschleife. Der Übergang von einem in den anderen Zustand wird durch selbständige Umschaltung über eine Steuerlogik V (strichliert umrandet) sichergestellt. Diese Steuerlogik, die in einfacher Weise durch einen monostabilen Multivibrator realisiert werden kann, enthält ein Differenzierglied 10 und ein nachfolgendes Zeitsignal 9, das an den elektronischen Schalter IV angeschlossen ist sowie an einen gleichartigen Schalter, der innerhalb des Integrators I zu einem Serienwiderstand R parallelgeschaltet ist.

Die Spannungsauswerte-
r II, III sind Schaltungen, die das Über- oder Unterschreiten von vorgegebenen Spannungsgrenzwerten digital auswerten und die Information bis zur folgenden Grenzwertüberschreitung speichern.

Nachstehend wird die Funktion der Schaltung näher erläutert. Im nicht gefangenen Zustand der Phasenregelschleife wird eine Suchschwingung in Sägezahnform durch Rückkopplung des Integrators I über die beiden Komparatoren 6, 7 das RS Flip-Flop und den elektronischen Schalter IV in Stellung a aufrechterhalten. Die maximale Ausgangsspannung des Integrators I ist dabei so bemessen, daß für jede mögliche Ausgangsspannung des Schleifenfilters 2 hinter dem Summierpunkt die beiden Grenzspannungen U_1 und U_2 als Schaltspannungen der Komparatoren 6, 7 erreicht werden. Die Frequenz der Suchschwingung ist dabei so zu wählen, daß sie zum sicheren Einrasten der Phasenregelschleife wesentlich kleiner ist als die Schleifenbandbreite.

Nach dem Einrasten der Phasenregelschleife bleibt die Spannung hinter dem Summierpunkt konstant, d. h. Änderungen der Integratorspannung werden durch die Änderung der Ausgangsspannung des Schleifenfilters kompensiert. Durch diesen Mitzieheffekt erreicht diese Spannung eine von beiden Schaltspannungen des Schmitt-Triggers 5 und bringt durch diesen Schaltvorgang über die Steuerlogik V den elektronischen Schalter IV in die andere Schaltstellung b. Die Steuerlogik V,

z. B. ein monostabiler Multivibrator, wird bei jedem Schaltvorgang des Schmitt-Triggers 5 des Spannungsauswerte-
r II geschaltet (»retriggerbares Monoflop«). Auf diese Weise kann sich eine Sägezahnschwingung über den Schmitt-Trigger 5, den Integrator I und die geschlossene Phasenregelschleife aufrechterhalten. Für Überwachungszwecke ist die Verzögerungszeit des Monoflops gerade so zu wählen, daß es durch die Sägezahnschwingung gerade getriggert bleibt (Frequenzüberwachung). Die verbleibende Sägezahnschwingung nach dem Schleifenfilter 2, ein Maß für die Störphasenmodulation, kann durch Wahl einer kleinen Schmitt-Trigger-Hysteresis und zusätzliches Einschalten des durch einen Schalter überbrückbaren Widerstandes R beim Integrator I auf kleine Werte für Amplitude und Frequenz eingestellt werden.

Ein wesentlicher Vorteil der erfundungsgemäßen Schaltung liegt darin, daß der statische Arbeitspunkt des Phasenmodulators nicht mehr von der Ausgangsfrequenz des spannungsgesteuerten Oszillators abhängig ist, sondern nur durch die mit einfachen Maßnahmen konstant zu haltenden Schaltpunkte des Schmitt-Triggers bestimmt wird. Beim Ausfall der Phasenregelschleife bringt der Integrator die Spannung hinter den Summierpunkt bis zu einer der Schaltspannungen U_1 oder U_2 , schaltet dadurch den elektronischen Schalter IV und den Integrator I auf kürzeste Integrierzeit um und startet den zuerst beschriebenen Suchvorgang.

Hierzu 1 Blatt Zeichnungen